

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-029811

(43) Date of publication of application : 04.02.1994

(51) Int.Cl.

H03K 17/693

(21) Application number : 05-

057457

(71) Applicant : SANYO ELECTRIC CO

LTD

(22) Date of filing :

17.03.1993 (72) Inventor :

UDA NAONORI

HARADA YASOO

(30) Priority

Priority
number :

04122604

Priority
date :

15.04.1992

Priority
country :

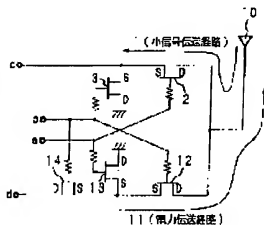
JP

(54) FET SWITCH

(57) Abstract:

PURPOSE: To obtain the FET switch to which an optimum characteristic for each transmission path is provided and manufactured in matching with other devices to be integrated.

CONSTITUTION: The switch is provided with a small signal transmission path 1 provided with FETs 2,3 and through which a reception small signal inputted from an antenna 10 is sent and with a power transmission path 11 comprising FETs 12,13,14 and through which a transmission power signal is sent to the antenna 10. Either of the transmission paths 1,11 is used selectively. The FET circuit configuration differs from the transmission paths 1,11 and the FETs with different characteristics are employed for the paths 1,11.



LEGAL STATUS

[Date of request for examination]

16.03.2000

[Date of sending the examiner's
decision of rejection][Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

3) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-29811

(43) 公開日 平成6年(1994)2月4日

1) Int.Cl.⁴
H 0 3 K 17/693

2) 特許庁
A 8221-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数1(全5頁)

(1) 出願番号 特願平5-57457

(2) 公開日 平成5年(1993)3月17日

(3) 優先権主張番号 特願平4-122604

(32) 優先日 平4(1992)4月15日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 宇田 尚典

大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

(72) 発明者 原田 八十雄

大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

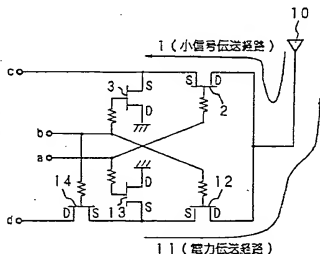
(74) 代理人 弁護士 河野 登夫

54) 【発明の名称】 FETスイッチ

(57) 【要約】

〔E〕 各伝送経路に最適な特性を持たせることができ、一体化すべき他のデバイスに合わせて作製可能なFETスイッチを提供する。

〔構成〕 FET 2, 3 から構成され、アンテナ10から入力される受信用の小信号を伝送する小信号伝送経路1と、FET 12, 13, 14 から構成され、送信用の電力信号をアンテナ10に伝送する電力伝送経路11とを切り換えるFETスイッチ。各伝送経路1, 11において、FETの回路構成が異なり、しかも特性が異なるFETが使用されている。



1

【特許請求の範囲】

【請求項1】 FETにて構成されている複数の伝送経路に対する信号伝送を切り換えるFETスイッチにおいて、各伝送経路を構成するFETの回路構成が異なるか、及び/または各伝送経路が異なる条件のFETで構成されていることを特徴とするFETスイッチ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、それぞれがFET (Field Effect Transistor) にて構成されている複数の伝送経路に対して伝送切り換えを行なうFETスイッチに関する。

【0002】

【従来の技術】 デジタルコードレス電話、デジタル自動車電話等のアンテナスイッチの場合には、1個のアンテナにて送信、受信動作を行なっており、アンテナにて受信された微弱な信号を伝送する一系統の伝送経路と、送信用の中電力 (100 mW程度) をアンテナに伝送する他系統の伝送経路とを切り換える際に、FETスイッチが使用されている。

【0003】 図6は、従来のFETスイッチの構成図であり、一方の第1伝送経路61はFET62とFET63とから構成され、他方の第2伝送経路71はFET72とFET73とから構成されている。各FET62、FET63、FET72、FET73は同一のプロセス条件にて作製されており、また、FET62、FET72は同一のFETであり、FET63、FET73は同一のFETである。以上のように、第1伝送経路61及び第2伝送経路71は互に対称なFET回路構成を有している。

【0004】 また、図7は従来のFETスイッチの他の構成を示す図であり、一方の第1伝送経路81はFET82、FET83とFET84とから構成され、他方の第2伝送経路91はFET92とFET93とFET94とから構成されている。各FET82、FET83、FET84、FET92、FET93、FET94は同一のプロセス条件にて作製されており、また、FET82とFET92、FET83とFET93、FET84とFET94とは、それぞれが同一のFETである。以上のように、第1伝送経路81及び第2伝送経路91は互に対称なFET回路構成を有している。

【0005】 このように、従来のFETスイッチは、汎用性を持たせるために、各伝送経路は互に対称なFET回路構成を有し、しかも各伝送経路を構成するFET自体のプロセス条件も同一にしている。

【0006】 ところで、アンプ、ミキサ等の他のデバイスとスイッチ回路とを組み合わせる場合、マイクロ波領域では、スイッチ回路はこれらのデバイスとは別に作製しておき、接続されるデバイスの集積回路の特性に合ったスイッチ回路を選択して、両者を組み合わせる。

【0007】

【発明が解決しようとする課題】 しかしながら、集積化

2

が高度になるにつれて、アンプ、ミキサ等の他のデバイスとスイッチ回路とを一体化してMMIC化する傾向がある。このような場合にあっては、従来のFETスイッチのように、FETの回路構成が各伝送経路間で対称であってしかも構成FETが各伝送経路毎に同一である、一方の伝送経路の特性には最適であるが他方の伝送経路の特性には適していないかったり、どちらの伝送経路に対してもある程度の特性は得られるが十分ではなかったりするという課題がある。

【0008】 本発明は斯かる事情に鑑みてなされたものであり、各伝送経路に伝送されるそれぞれの信号に対して最良の特性を持たせることができるFETスイッチを提供することを目的とする。

【0009】

【課題を解決するための手段】 本発明に係るFETスイッチは、FETにて構成されている複数の伝送経路に対する信号伝送を切り換えるFETスイッチにおいて、各伝送経路を構成するFETの回路構成が異なるか、及び/または各伝送経路が異なる条件のFETで構成されていることを特徴とする。

【0010】

【作用】 本発明のFETスイッチでは、各伝送経路間におけるFETの回路構成を異ならせて非対称とするか、及び/または各伝送経路において使用するFETの特性を異ならせている。従って、各伝送経路毎に最適な特性を持たせることができ、また、一体化するデバイスに合わせた最適なFETを各伝送経路毎に設置できる。

【0011】

【実施例】 以下、本発明の実施例について、携帯電話用のアンテナスイッチに本発明を適用した場合を例として、具体的に説明する。

【0012】 (第1実施例) 図1は、本発明に係るFETスイッチ (携帯電話用のアンテナスイッチ) の構成図である。このFETスイッチには、アンテナ10から入力される微弱な電力を小信号として小信号増幅器 (図示せず) に伝送するための小信号伝送経路1と、電力増幅器 (図示せず) からの送信出力 (中電力) をアンテナ10に伝送するための電力伝送経路11とが存在する。小信号伝送経路1は、FET2とFET3とから構成され、電力伝送経路11は、FET12とFET13とFET14とから構成されている。

【0013】 小信号伝送経路1において、FET2のドレイン (D) はアンテナ10に接続し、FET2のゲートは一方のゲート端子aに接続している。FET3のゲートは他方のゲート端子bに接続し、FET3のドレイン (D) は接地されている。FET2及びFET3のソース (S) は、小信号増幅器に連なる小信号出力端子cに接続されている。また、電力伝送経路11において、FET12のドレイン (D) はアンテナ10に接続し、FET13のドレイン (D) は接地され、FET14のドレイン

3

(D)は電力増幅器に連なる電力入力端子dに接続されている。各FET12, 13, 14のソース(S)は互いに接続している。FET13のゲートは一方のゲート端子aに接続し、各FET12, 14のゲートは他方のゲート端子bに接続している。

[0014] FETスイッチを構成するこれらの各FETは、ゲート端子a, bへの印加ゲート電圧(V_g)によりオン、オフが制御される。ゲート端子aにV_g=0Vの電圧が印加されている場合には、ゲート端子bにはV_g=-3V(または-5V)の電圧が印加され、これとは逆に、ゲート端子aにV_g=-3V(または-5V)の電圧が印加されている場合には、ゲート端子bにはV_g=0Vの電圧が印加されるようになっている。そして、V_g=0Vの電圧が印加されると各FETはオンとなり、V_g=-3V(または-5V)の電圧が印加されると各FETはオフとなる。

[0015] 図1に示すように、小信号伝送経路1と電力伝送経路11においてFETの回路構成は非対称である。更に、各伝送経路1, 11において、スレッショールド電圧(V_{th})が異なるFETを使用している。例えばゲート電圧がオン時0V、オフ時-5Vの場合、小信号伝送経路1では、直列FET2のしきい値電圧V_{th}は-2.6V、分路FET3のV_{th}は-4.3Vであり、また電力伝送経路11においては、直列FET12, FET14のV_{th}は-4.3V、分路FET13のV_{th}は-2.6Vである。このように、小信号伝送経路1の直列FETのV_{th}と同じV_{th}を持つFETを電力伝送経路11の分路FETに使用し、また電力伝送経路11の直列FETが有するV_{th}と同じV_{th}のFETを小信号伝送経路1の分路FETとして使用している。なお、電力伝送経路11において2個の直列FET12, 14を設けている理由は、非線形性をなくためである。各伝送経路1, 11におけるFETの回路構成及び各伝送経路1, 11において使用する各FETの特性は、伝送される信号に合わせて最良の特性を各伝送経路1, 11に持たせるべく決定される。

[0016] 次に、動作について説明する。アンテナ10が小信号を受信した場合には、ゲート端子aに0VのV_gを印加し、ゲート端子bに-3V(または-5V)のV_gを印加する。そうすると、FET2, 13はオンとなり、FET3, 12, 14はオフとなる。従って、アンテナ10にて受信された小信号は小信号伝送経路1に入って、電力伝送経路11には入らない。そして、FET3はオフ状態であるので、その小信号は小信号出力端子cに達する。ここで、FET13をオンとしている理由は、電力伝送経路11に漏れて入った極めて微弱な小信号をアースに流して電力入力端子dに達することがないようにするためである。

[0017] アンテナ10に送信用の中電力を伝送する場合には、ゲート端子aに-3V(または-5V)のV_gを印加し、ゲート端子bに0VのV_gを印加して、FET

4

T3, 12, 14はオンとして、FET2, 13をオフとする。電力入力端子dに入力される電力信号は、FET2, 13がオフ状態であるので、電力伝送経路11(FET14, 12)を経てアンテナ10に確実に供給される。ここで、FET3をオンとしている理由は、小信号伝送経路1に漏れて入った微弱な電力信号をアースに流して小信号出力端子cに達することがないようにするためである。

[0018] ところで、各伝送経路毎に作製条件が異なるFETを設けることは、作製プロセスの増加につながる可能性があると考えられる。しかしながら、小信号増幅器及び電力増幅器と図1に示すようなFETスイッチとを一体化する場合、小信号増幅器のFETとFETスイッチの小信号伝送経路1におけるFETとを同一にし、また電力増幅器のFETとFETスイッチの電力伝送経路11におけるFETとを同一にすることによって、プロセスを増やすことなく、FETスイッチとデバースとを一体化することができ、上述のような可能性は希有である。

[0019] 以上のように、第1実施例では、小信号伝送経路1と電力伝送経路11において、FETの回路構成を異ならせる。しかも特性が異なるFETを使用しているので、各伝送経路1, 11それぞれに最良の特性を持たせることが可能である。

[0020] (第2実施例) 図2は、本発明に係るFETスイッチ(携帯電話用のアンテナスイッチ)の他の構成を示す図である。このFETスイッチには、図1に示す第1実施例と同様に、アンテナ10にて受信される小信号を小信号出力端子cを介して小信号増幅器(図示せず)へ伝送する小信号伝送経路21と、電力増幅器(図示せず)からの送信出力を電力入力端子dを介してアンテナ10へ伝送する電力伝送経路31とが存在する。小信号伝送経路21はFET22から構成され、電力伝送経路31はFET32とFET33とから構成されている。この第2実施例も、第1実施例と同様に、小信号伝送経路21と電力伝送経路31において、FETの回路構成が異なっており、しかも特性が異なるFETを使用しているので、各伝送経路21, 31それぞれに最良の特性を持たせることができる。なお、この第2実施例の動作は、前述の第1実施例の動作に準じて同様と考えられるので、その説明は省略する。

[0021] (第3実施例) 図3は、本発明に係るFETスイッチ(携帯電話用のアンテナスイッチ)の構成図である。この第3実施例は、各伝送経路におけるFETの回路構成は同じであるが、各伝送経路が異なる条件のFETで構成されている。このFETスイッチには、アンテナ10から入力される微弱な電力を小信号として小信号増幅器(図示せず)に伝送するための小信号伝送経路41と、電力増幅器(図示せず)からの送信出力(最大20dBm)をアンテナ10に伝送するための電力伝送経路51とが

5

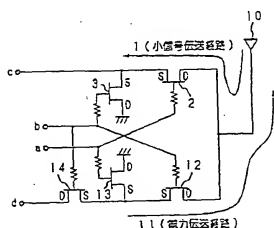
存在する。小信号伝送経路41は、FET42とFET43とから構成され、電力伝送経路51は、FET52とFET53とから構成されている。

【0022】小信号伝送経路1において、FET42のドレイン(D)はコイルL1を介してアンテナ10に接続し、FET42のゲートは一方のゲート端子aに接続している。FET43のゲートは他方のゲート端子bに接続し、FET43のドレイン(D)は接地されている。FET42及びFET43のソース(S)は、小信号増幅器に連なる小信号出力端子cにコイルL2を介して接続されている。また、電力伝送経路51において、FET52のドレイン(D)はアンテナ10に接続し、FET53のドレイン(D)は接地されている。FET52のゲートは他方のゲート端子bに接続している。FET53のゲートは一方のゲート端子aに接続している。FET52及びFET53のソース(S)は、電力増幅器に連なる電力入力端子dにコイルL3を介して接続されている。

【0023】各FETのゲートに加える切り換え電圧は、オン時0V、オフ時-3Vである。各FETのしきい値電圧 V_{th} は、FET42、FET53が $V_{th} = -0.8$ V、FET43、FET52が $V_{th} = -2.4$ Vである。各FETのゲート幅は、FET42: 1400 μ m、FET43: 200 μ m、FET52: 1000 μ m、FET53: 200 μ mである。各L1、L2、L3のワイヤボンドのインダクタンス成分が約0.8 nHである。

【0024】図4、図5に図3におけるFETスイッチの回路特性を示す。図4は、FET42、53がオン、FET43、52がオフの状態、つまり小信号伝送経路41がオン状態の場合の挿入損失とアイソレーションとを横軸に周波数をとって示したグラフである。また、図5は、FET43、52がオン、FET42、53がオフの状態、つまり電力伝送経路51がオン状態の場合の挿入損失とアイソレーションとを横軸に周波数をとって示したグラフである。携帯電話の動作周波数1.9 GHzにおいて、小信号伝送

【図1】



6

経路41がオン状態では、挿入損失が0.55 dB、アイソレーションが31 dBであり、電力伝送経路51がオン状態では、挿入損失が0.65 dB、アイソレーションが24 dBである。また、PI dB (1 dB Compression) は25.4 dBであり、優れた特性が得られる。

【0025】なお、上述の各実施例におけるソース(S)、ドレイン(D)は逆にしても同様の効果を奏する。

【0026】

【発明の効果】以上のように、本発明のFETスイッチでは、各伝送経路においてFETの回路構成が異なっているか、及び/または各伝送経路を構成するFETの特性が異なっているため、各伝送経路を伝送される信号に対して最適な特性を持たせることができる。この結果、本発明のFETスイッチでは、アンプ、ミキサ等のデバイスに一体化させても、優れたスイッチング特性を発揮できる。

【図面の簡単な説明】

【図1】本発明の一実施例のFETスイッチの構成図である。

【図2】本発明の他の実施例のFETスイッチの構成図である。

【図3】本発明の更に他の実施例のFETスイッチの構成図である。

【図4】図3における回路特性を示すグラフである。

【図5】図3における回路特性を示すグラフである。

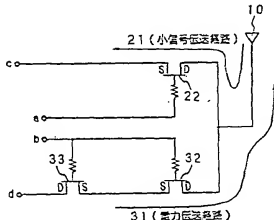
【図6】従来のFETスイッチの構成図である。

【図7】従来の他のFETスイッチの構成図である。

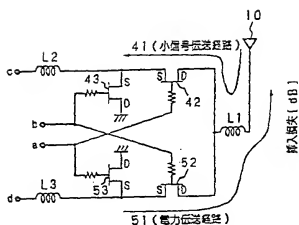
【符号の説明】

- 1, 21, 41 小信号伝送経路
- 2, 3, 22, 42, 43 小信号伝送経路のFET
- 10 アンテナ
- 11, 21, 41 電力伝送経路
- 12, 13, 14, 32, 33, 52, 53 電力伝送経路のFET

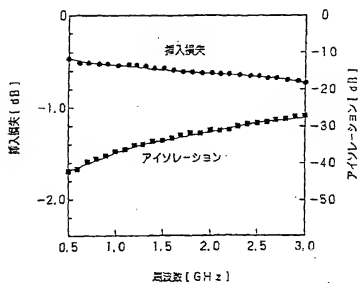
【図2】



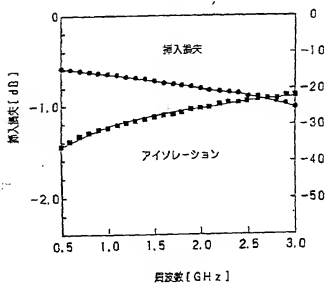
〔図3〕



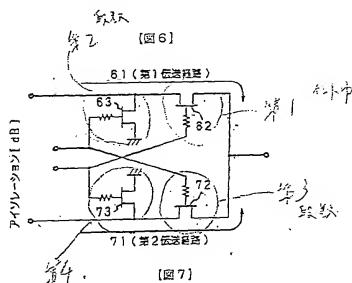
〔図4〕



〔図5〕



〔図6〕



〔図7〕

